

PAT-NO: JP407335547A

DOCUMENT-IDENTIFIER: JP 07335547 A

TITLE: METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

PUBN-DATE: December 22, 1995

INVENTOR-INFORMATION:

NAME

TERAMOTO, SATOSHI

TAKEUCHI, AKIRA

OTANI, HISASHI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SEMICONDUCTOR ENERGY LAB CO LTD

N/A

APPL-NO: JP06156648

APPL-DATE: June 14, 1994

INT-CL (IPC): H01L021/20, G02F001/136 , H01L021/268 , H01L027/12 , H01L029/786  
, H01L021/336

ABSTRACT:

PURPOSE: To maintain the melted state on a surface as long as possible and to reduce the scattering of the characteristics of a thin-film transistor by applying pulse laser beams with a specific pulse width to amorphous silicon film or a silicon film whose property is changed into amorphous property.

CONSTITUTION: Silicon oxide film 102 is formed on a glass substrate 101 as a ground film by the sputtering method. Then, amorphous silicon film 103 is formed by the plasma CVD method or the pressure-reduction CVD method. Then, nickel which is a metal for promoting crystallization is introduced onto the amorphous silicon film, where nickel acetate solution is applied onto the amorphous film by the spin-coating method. Then, heat treatment is performed, thus crystallizing the amorphous silicon film 103. After that, laser beams are applied to further improve the crystallizability of the crystalline silicon

film. Pulse laser beams with a pulse width of  $1\mu\text{s}$ -100ms are applied here.

COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-335547

(43) 公開日 平成7年(1995)12月22日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/20				
G 0 2 F 1/136	5 0 0			
H 0 1 L 21/268		Z		
27/12		R		
	9056-4M		H 0 1 L 29/ 78	3 1 1 Y
審査請求 未請求 請求項の数 6 F D (全 5 頁) 最終頁に続く				

(21) 出願番号 特願平6-156648

(22) 出願日 平成6年(1994)6月14日

(71) 出願人 000153878

株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地

(72) 発明者 寺本 聡

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72) 発明者 武内 晃

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72) 発明者 大谷 久

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(54) 【発明の名称】 半導体装置の作製方法

(57) 【要約】

【目的】 レーザー光を用いた半導体装置の作製工程において、バラツキのでない構成を提供する。

【構成】 半導体特に珪素半導体に対するパルスレーザー光の照射に際して、そのパルス幅を1 $\mu$ s以上とする。こうすることで、珪素膜表面の溶融状態を長くすることができ、結晶性の高い珪素膜を得ることができる。このような構成は、非晶質珪素膜の結晶化、不純物イオン注入の後の活性化等に利用することができる。

## 【特許請求の範囲】

【請求項1】 パルス幅が $1\mu\text{s}\sim 100\text{ms}$ のパルスレーザー光を非晶質珪素膜または非晶質化した珪素膜に対して照射することを特徴とする半導体装置の作製方法。

【請求項2】 パルス幅が $1\mu\text{s}\sim 100\text{ms}$ のパルスレーザー光を珪素膜に対して照射することを特徴とする半導体装置の作製方法。

【請求項3】 請求項1または請求項2において、珪素膜中には結晶化を助長する金属元素が含まれていることを特徴とする半導体装置の作製方法。

【請求項4】 請求項1または請求項2において、珪素膜中には結晶化を助長する金属元素であるFe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Auから選ばれた一種または複数種類に元素が含まれていることを特徴とする半導体装置の作製方法。

【請求項5】 請求項1または請求項2において、珪素膜中には一導電型を付与する不純物が添加されていることを特徴とする半導体装置の作製方法。

【請求項6】 請求項1または請求項2において、珪素膜中には結晶化を助長する金属元素が含まれており、その濃度は $1\times 10^{15}\sim 1\times 10^{19}\text{cm}^{-3}$ であることを特徴とする半導体装置の作製方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本明細書で開示する発明は、薄膜トランジスタやその他半導体装置をレーザー光を用いて作製する方法に関する。

## 【0002】

【従来の技術】 近年ガラス基板上に形成された薄膜トランジスタを用いてアクティブマトリクス型の液晶表示装置を作製する技術が知られている。一般にガラス基板を用いた場合には、ガラス基板の耐熱性（一般に $600^\circ$ 程度）の問題から、高温での加熱処理が行えず、必要とする結晶性を有する薄膜が得られないという問題、ソース／ドレイン領域の活性化に必要な温度が与えられないという問題がある。

【0003】 上記のような問題を解決する手段として、レーザー光を用いて非晶質珪素膜の結晶化を行う方法、ソース／ドレイン領域の再結晶化や活性化を行う方法があるが、完成した薄膜トランジスタに特性のバラツキが多いという問題がある。

## 【0004】

【発明が解決しようとする課題】 上記レーザー光の照射による各種アニール工程を経て作製された薄膜トランジスタの特性にバラツキが多いという問題は、レーザー光として用いられるパルス発振型のエキシマレーザーのパルス間隔に起因するものと考えられる。通常はパルス発振の幅が $50\text{ns}$ 程であるが、このような場合、珪素膜の表面は数十 $\text{ns}$ 以下の時間において熔融状態とな

り、その短い時間において液相状態からの結晶化が進行する。この時、結晶化の時間が非常に短いため、膜質の僅かな違いや表面の平坦性の違いによって、その結晶性やレーザー光の照射後の膜質が大きく代わってしまう。

## 【0005】

【課題を解決するための手段】 本明細書で開示する発明は、珪素膜に対するパルス状のレーザー光の照射に際して、表面の熔融状態をできるだけ長く持続させ、レーザー光の照射による効果を高くすることを要旨とする。

【0006】 本発明の主要な構成は、パルス幅が $1\mu\text{s}\sim 100\text{ms}$ のパルスレーザー光を非晶質珪素膜または非晶質化した珪素膜に対して照射することを特徴とする。

【0007】 上記構成は、パルス幅が $1\mu\text{s}\sim 100\text{ms}$ のパルスレーザー光を非晶質珪素膜または非晶質化した珪素膜に対して照射することによって、非晶質珪素膜を結晶化させることを主な目的とするものである。上記構成において、珪素膜中には結晶化を助長する金属元素が含まれている場合、さらにその効果を高めることができる。

【0008】 上記構成において、珪素膜中には結晶化を助長する金属元素であるFe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Auから選ばれた一種または複数種類に元素が含まれている場合、さらにその効果を高めることができる。

【0009】 また上記構成において、珪素膜中には一導電型を付与する不純物が添加されている場合、その効果をさらに大きくすることができる。

【0010】 上記結晶化を助長する金属元素としては、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、An等の珪素に対して進入型の原子を用いることができる。これらの元素は、加熱処理工程において、珪素膜中に拡散していく。そして、上記の進入型の元素が、拡散していくと同時に珪素の結晶化が進行していく。即ち、上記進入型の金属は、拡散していった先々でもって触媒的な作用でもって非晶質珪素膜の結晶化を助長する。

【0011】 また上記進入型の元素は、珪素膜中に速やかに拡散していってしまうので、その導用量（添加量）が重要となる。即ち、その導用量が少ないと、結晶化を助長する効果が小さく、良好な結晶性を得ることができない。またその導用量が多過ぎると、珪素の半導体特性が損なわれてしまう。

【0012】 従って、非晶質珪素膜への上記金属元素の最適導用量が存在することになる。例えば、上記結晶化を助長する金属元素としてNiを利用する場合、結晶化された珪素膜中における濃度が $1\times 10^{15}\text{cm}^{-3}$ 以上であれば、結晶化を助長する効果を得ることができ、また結晶化された珪素膜中における濃度が $1\times 10^{19}\text{cm}^{-3}$ 以下であれば、半導体特性が阻害されることがないこと

が判明している。ここでいう濃度とは、SIMS（2次イオン分析法）によって得られる最小値によって定義される。また、上記に列挙したNi以外の金属元素についても、Niと同様の濃度範囲においてその効果を得ることができる。

【0013】上記に列挙した金属元素以外にAlやSnを用いた場合にも、非晶質珪素膜の結晶化を助長させることができる。しかしAlやSnは、珪素と合金を形成してしまい珪素膜中に拡散進入していかない。そして、結晶化は珪素と合金を形成した部分が結晶核となって、その部分から結晶成長が行われていく形で進行する。この場合、AlやSnは珪素膜中に拡散していかないので、この結晶核の部分から結晶化が進行していくこととなる。このようにAlやSnを用いた場合には、AlやSnを導入した部分（即ちこれら元素と珪素との合金層）からしか結晶成長が行われないので、前述のNi等の進入型の元素を用いた場合に比較して、その結晶性が一般に悪いという問題がある。例えば、一様に結晶化した結晶性珪素膜を得ることが困難であるという問題がある。

【0014】

【作用】非晶質珪素膜に対して、1 $\mu$ s以上のパルス幅を有するレーザー光を照射することで、非晶質珪素膜表面の溶融状態を長くすることができ、その結晶性成長時間を長くすることができる。この結晶性成長時間を長くすることで、結晶の成長過程が、膜質や表面の平坦性の影響を受けにくくなる。従って、膜質の微妙な違いや表面の平坦性の微妙な違いに影響されずに、常に一定の効果を得ることができる。即ち、常に一定の結晶性や電気的な特性を有する結晶性珪素膜を得ることができる。

【0015】またレーザー光を照射する珪素膜に結晶性を助長する金属元素が導入されている場合には、レーザー光の照射による結晶化がさらに大きく進行する。この場合も膜質な表面の平坦性等の微妙な違いに大きく影響されずにレーザー光の照射によるアニール効果を得ることができる。

【0016】

【実施例】以下に本明細書で開示する発明を利用した実施例を示す。以下の実施例では、アクティブマトリクス型の液晶表示装置の各画素に配置される薄膜トランジスタの例を示す。しかし、このような薄膜トランジスタは、液晶表示装置の周辺回路領域、イメージセンサ、各種薄膜集積回路に利用することができる。

【0017】まずガラス基板101（例えばコーニング7059）上に下地膜として酸化珪素膜102を200Åの厚さにスパッタ法で成膜する。次に非晶質珪素膜103をプラズマCVD法または減圧熱CVD法で1000Åの厚さに成膜する。次に結晶化を助長する金属であるニッケルを非晶質珪素膜上に導入する。ここでは、ニッケル酢酸塩溶液をスピコート法によって非晶質珪

素膜上に塗布することによって、非晶質珪素膜に対してニッケル元素を導入する。

【0018】次に550度、4時間の加熱処理を施すことにより、非晶質珪素膜103を結晶化させる。この加熱処理は、450度以上の温度で行うことができるが、550度以上ではガラス基板に対する熱ダメージが問題となるので、550度以下で行うことが好ましい。

【0019】加熱処理の終了後、レーザー光を照射することにより、結晶性珪素膜の結晶性をさらに向上させる。上記のような結晶化を助長する金属元素の作用により加熱によって結晶性が与えられた結晶性珪素膜は、非晶質成分を多く含んでいる。そこでレーザー光を照射することによって、その非晶質成分を結晶化させ、結晶性を向上させることができる。ここでいうレーザー光の照射は、パルス幅を100 $\mu$ s、照射エネルギー密度を250mJ/cm<sup>2</sup>として行う。

【0020】次に得られた結晶性珪素膜をパターニングすることにより、薄膜トランジスタの活性層を得る。そしてゲイト絶縁膜として機能する酸化珪素膜104を100Åの厚さにプラズマCVD法で形成する。さらにアルミニウムを主成分とする膜を5000Åの厚さに形成し、パターニングを施すことにより、ゲイト電極105を形成する。そして電解溶液中において、ゲイト電極を陽極として陽極酸化を行うことによって、酸化物層106を形成する。

【0021】そして一導電型を付与する不純物にイオン注入を行うことによって、ソース領域107とドレイン領域111とを形成する。この際、オフセットゲイト領域108とチャネル形成領域109とが同時に形成される。ここでは、Nチャネル型の薄膜トランジスタを作製するためにP（リン）イオンの注入を行う。（図1（B））

【0022】そして、レーザー光の照射を行うことにより、ソース/ドレイン領域の活性化を行う。この工程では、先の不純物イオン注入工程において非晶質化されたソース/ドレイン領域の再結晶化と注入された不純物の活性化が行われる。ここでのレーザー光の照射は、波長308nmのXeClレーザー光を用い、そのパルス幅を100 $\mu$ s、照射エネルギー密度を250mJ/cm<sup>2</sup>とする。

【0023】そして、層間絶縁膜112、画素電極である酸化珪素膜113、ソース電極114、ドレイン電極115を形成することにより、薄膜トランジスタを完成させる。

【0024】図2に本実施例に示す作製工程において、パルス幅を50nsから100 $\mu$ sまで可変させ、その場合における完成した薄膜トランジスタのしきい値( $V_{th}$ )のバラツキ（相対値）との関係を示したものである。

【0025】図2を見れば分かるように、パルス幅を1

$\mu\text{s}$ 以上とすることで、完成した薄膜トランジスタのしきい値( $V_{th}$ )のパラツキ(相対値)を大きく低減できることが分かる。

【0026】パルス幅の上限としては、 $100\text{ms}$ 以下とすることが適当である。これは、これ以上のパルス幅を発振することは困難であるという問題と、ガラス基板に対する熱ダメージの問題が顕在化するという問題とによって決められる。

【0027】【実施例2】図2に示すのは、薄膜トランジスタ(TFT)を用いて構成されるアクティブマトリクス回路とそのドライバー回路、その他の回路を基板504上に形成した場合のブロック図を示す。本実施例で示したTFT126、127は素のうちのX/Yデコーダー・ドライバーやCPU、各種メモリーの論理回路に使用される。一方、TFT128はアクティブマトリクス回路の画素のスイッチングTFT501やドライバー回路のサンプリングTFT、各種メモリーのマトリクス素子として用いられる。また、容量129はアクティブマトリクス回路の画素セル502の補助容量503や、各種メモリー回路の記憶素子用いられる。図2に示すようなガラス基板上に必要とする各種回路を構成する場合、本明細書で開示するような作製工程間においてレーザー照射効果の違いが小さい構成を利用することは有用である。

【0028】

【発明の効果】パルスレーザー光の発振周波数を $1\mu\text{s}$ 以上とすることで、このパルスレーザー光を用いた半導体に対するアニール効果を一定なものとしてすることができ

る。そして特性のパラツキの小さい薄膜トランジスタを生産することができる。本明細書で開示した発明は、各種半導体の作製に利用できることはいうまでもない。

【図面の簡単な説明】

【図1】 実施例の薄膜トランジスタの作製工程を示す。

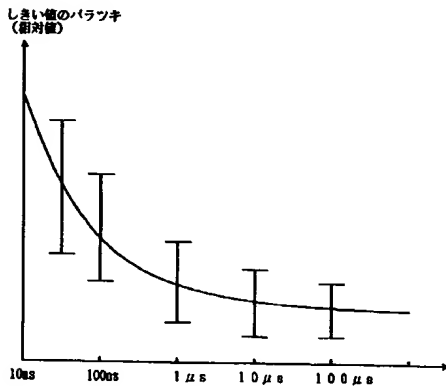
【図2】 作製された薄膜トランジスタのしきい値のパラツキと照射されたレーザー光のパルス幅との関係を示す。

【図3】 薄膜トランジスタを利用した電気光学装置の概要を示す。

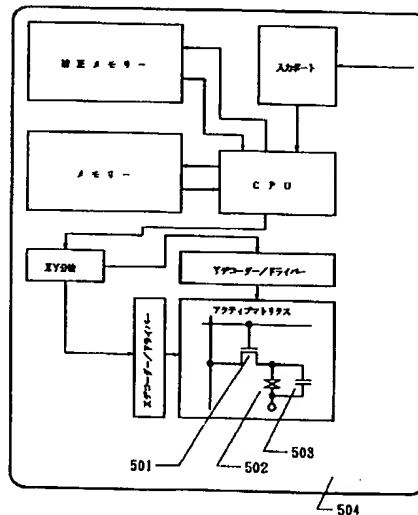
【符号の説明】

- 101 ガラス基板
- 102 下地膜(酸化珪素膜)
- 103 非晶質珪素膜
- 104 ゲイト絶縁膜(酸化珪素膜)
- 105 ゲイト電極
- 106 酸化物層
- 107 ソース領域
- 108 オフセットゲイト領域
- 109 チャネル形成領域
- 110 オフセットゲイト領域
- 111 ドレイン領域
- 112 層間絶縁膜
- 113 画素電極(ITO)電極
- 114 ソース電極
- 115 ドレイン電極

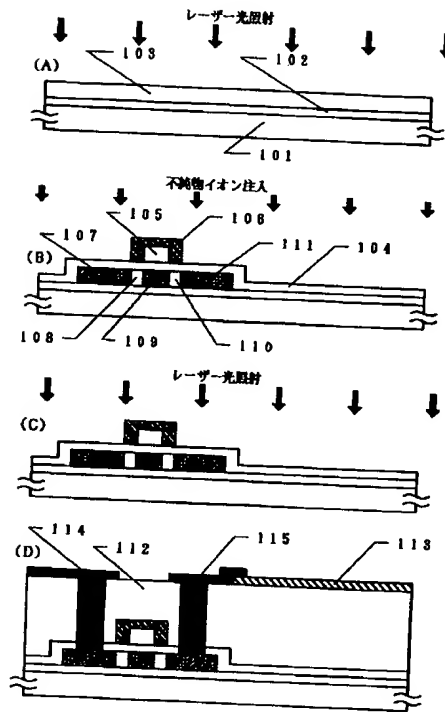
【図2】



【図3】



【図1】



フロントページの続き

(51) Int. Cl.<sup>6</sup>

H01L 29/786

21/336

識別記号 片内整理番号

F I

技術表示箇所